

理研における Silicon Pixel 検出器の開発

**東城 順治
理研放射線研究室
2006年1月27日**

PHENIX Silicon Vertex Tracker

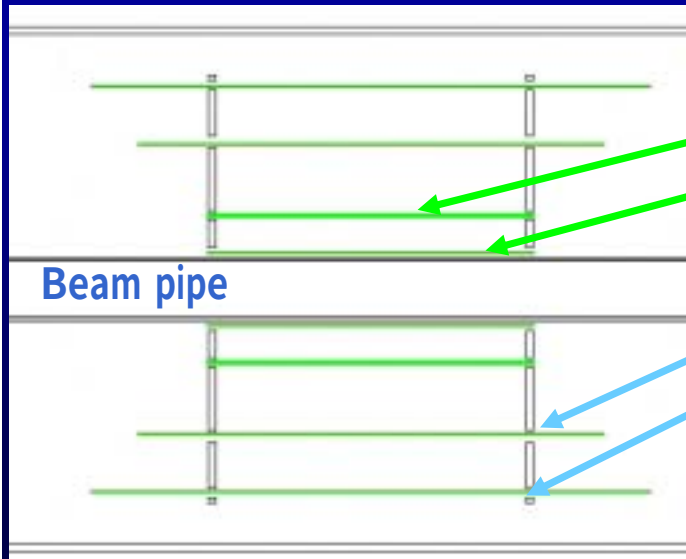
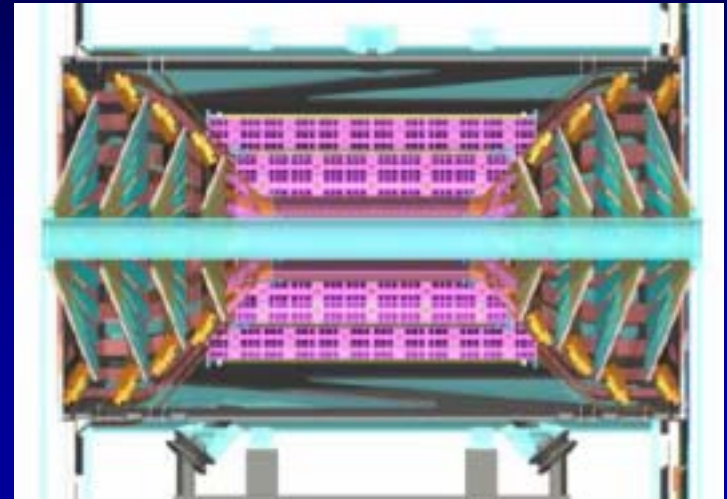
バレル4層構造

Hybrid pixel detector

- 内側2層
- 重イオン衝突の高occupancy環境に対応

Stripixel detector

- 外側2層
- Pixel/strip融合型



Pixel layers

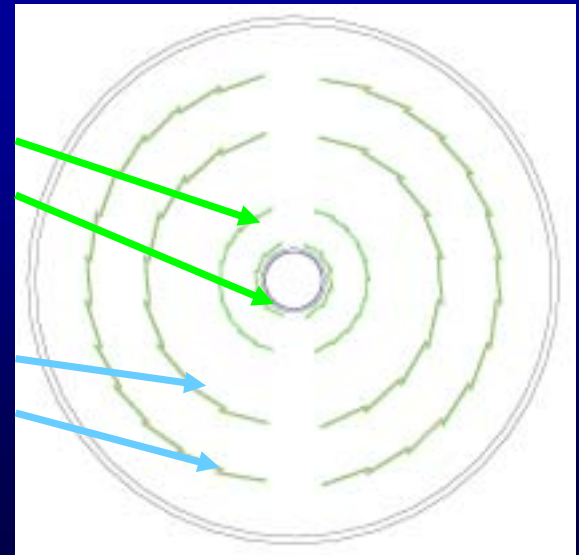
$r=5.0$ cm, $\Delta z=\pm 10$ cm

$r=2.5$ cm, $\Delta z=\pm 10$ cm

Stripixel layers

$r=10.0$ cm, $\Delta z=\pm 16$ cm

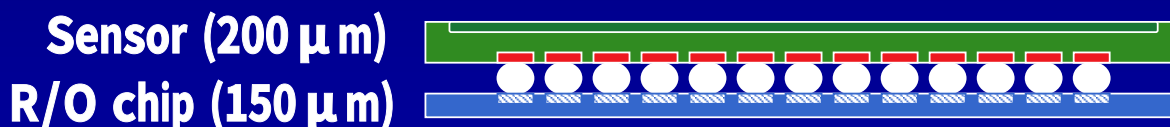
$r=14.0$ cm, $\Delta z=\pm 19$ cm



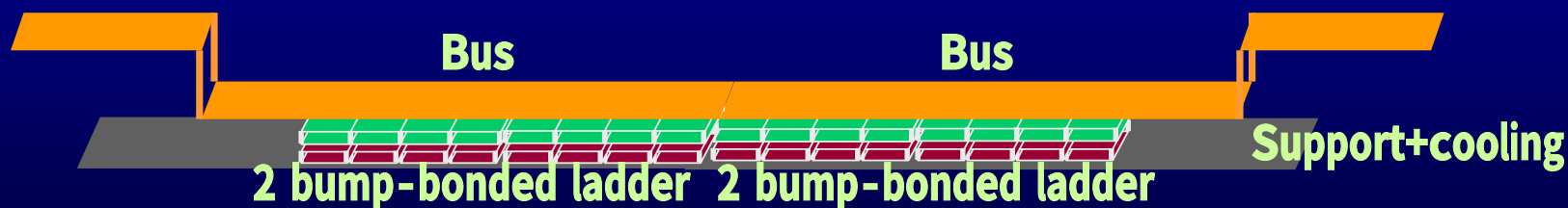
PHENIX Silicon Pixel Detector (小貫)

LHC-ALICE based technology

- Hybrid pixel detector: 1 Sensor と 4 R/O chip を bump-bonding 接続



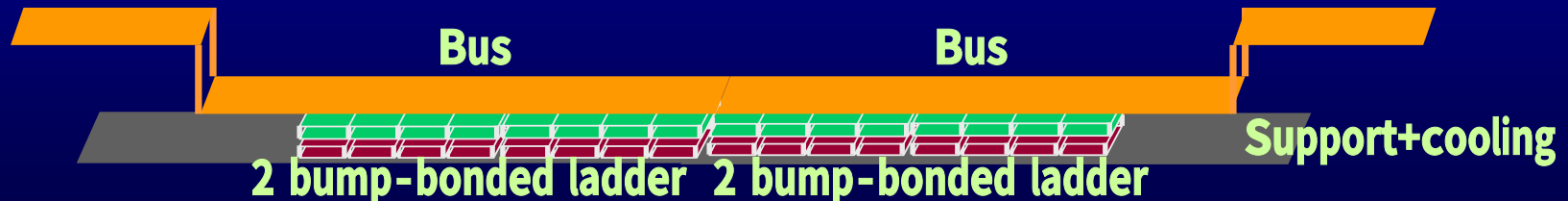
- $32 \times 256 = 8,192$ pixel/chip, $50 \times 425 \mu\text{m}^2$ pitch
- Half-stave = $2 \times$ bump-bonded ladder + Al/Cu/Kapton bus



主な開発要素

- Radiation-hard pixel R/O chip (<30Mrad)
- Thin silicon pixel sensor (200 μm thick)
- Fine-pitch bump-bonding (50 μm pitch)
- Low mass Al/Cu/Kapton multi-layer bus
- Low mass cooling & support structure

Sensor (200 μm)
R/O chip (150 μm)



Silicon Pixel Detector : Hybrid vs Monolithic

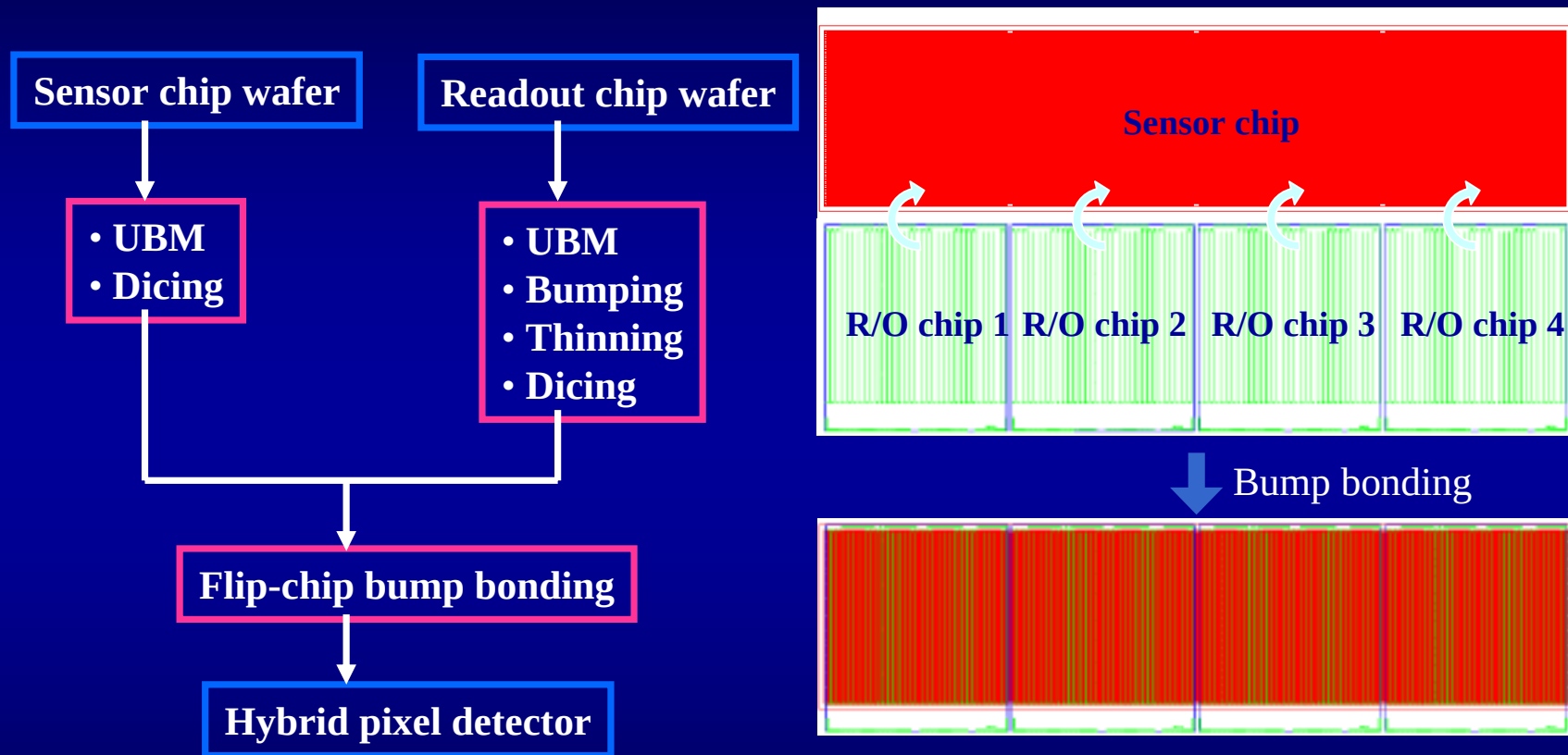
Hybrid pixel (BNL-PHENIX, LHC experiments etc)

- Sensor と R/Oチップ を bump-bonding接続
- Advantage
 - SensorとR/Oチップを独立に開発、available technology
- Disadvantage
 - Fine-pitch bump-bonding, thick, cost

Monolithic pixel (Vertex detector at ILC etc)

- Sensor と R/O 一体型
- Advantage
 - No bump-bonding, low noise, thin, cost-effective
- Disadvantage
 - Under development

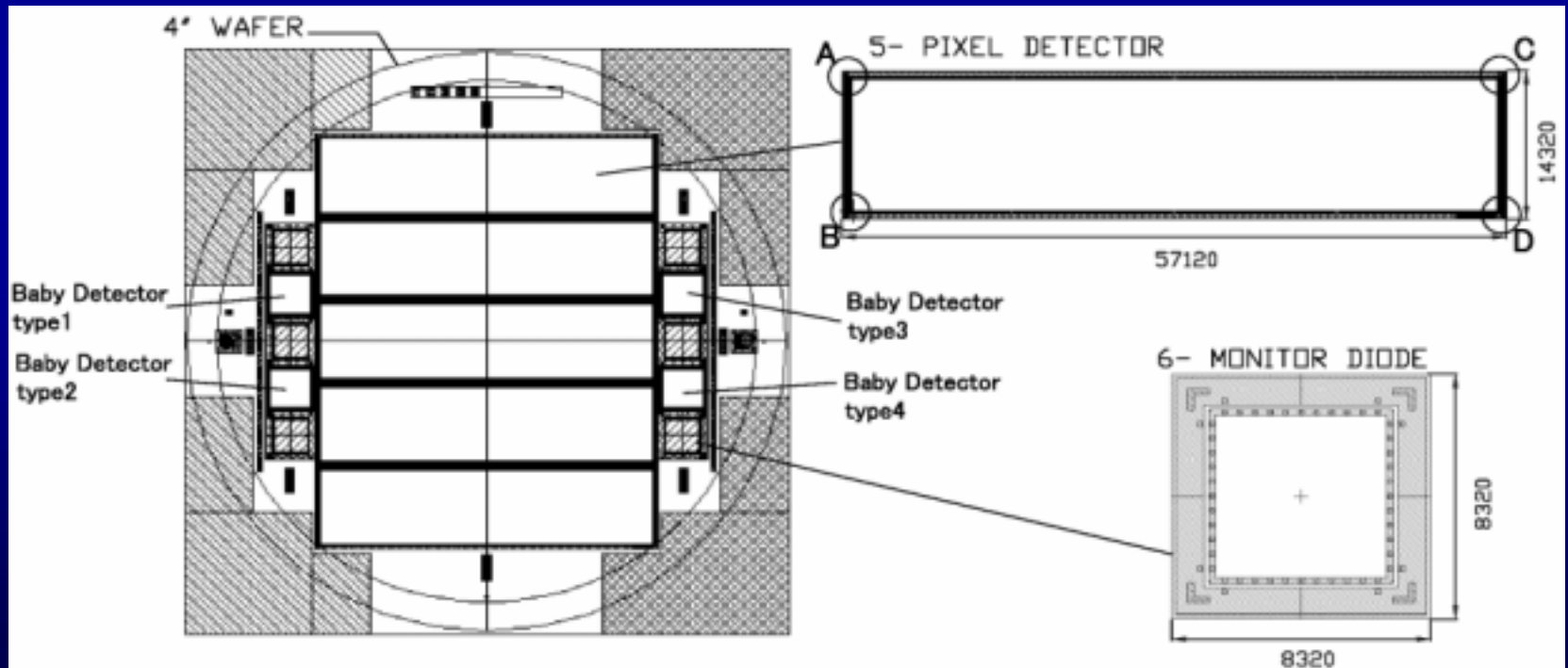
Hybrid Pixel Detector 製作工程



- Pixel sensor : 浜松ホトニクス
- R/O chip : CERN/IBM, ALICE1LHCB
- Bump-bonding : 富士通SnAg半田プロセス

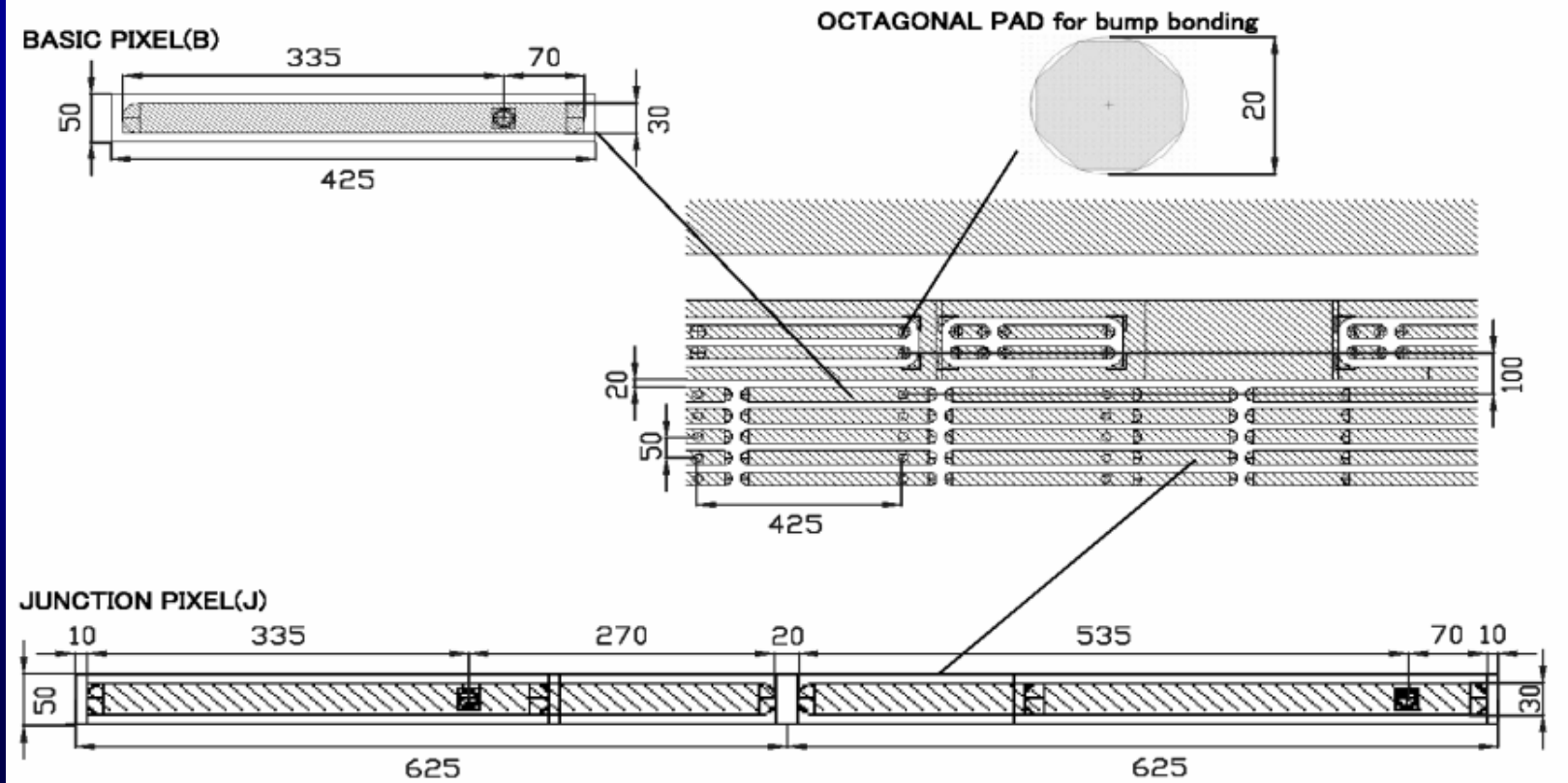
Silicon Pixel Sensor

- Type : p⁺/n/n⁺
- 5 sensors on 4" wafer
- t = 200 μm



Silicon Pixel Sensor

- Basic pixel : $50 \times 425 \mu\text{m}^2$ pitch
 - Junction pixel : $50 \times 625 \mu\text{m}^2$ pitch
- (R/O chip 境界でのdead areaを解消)



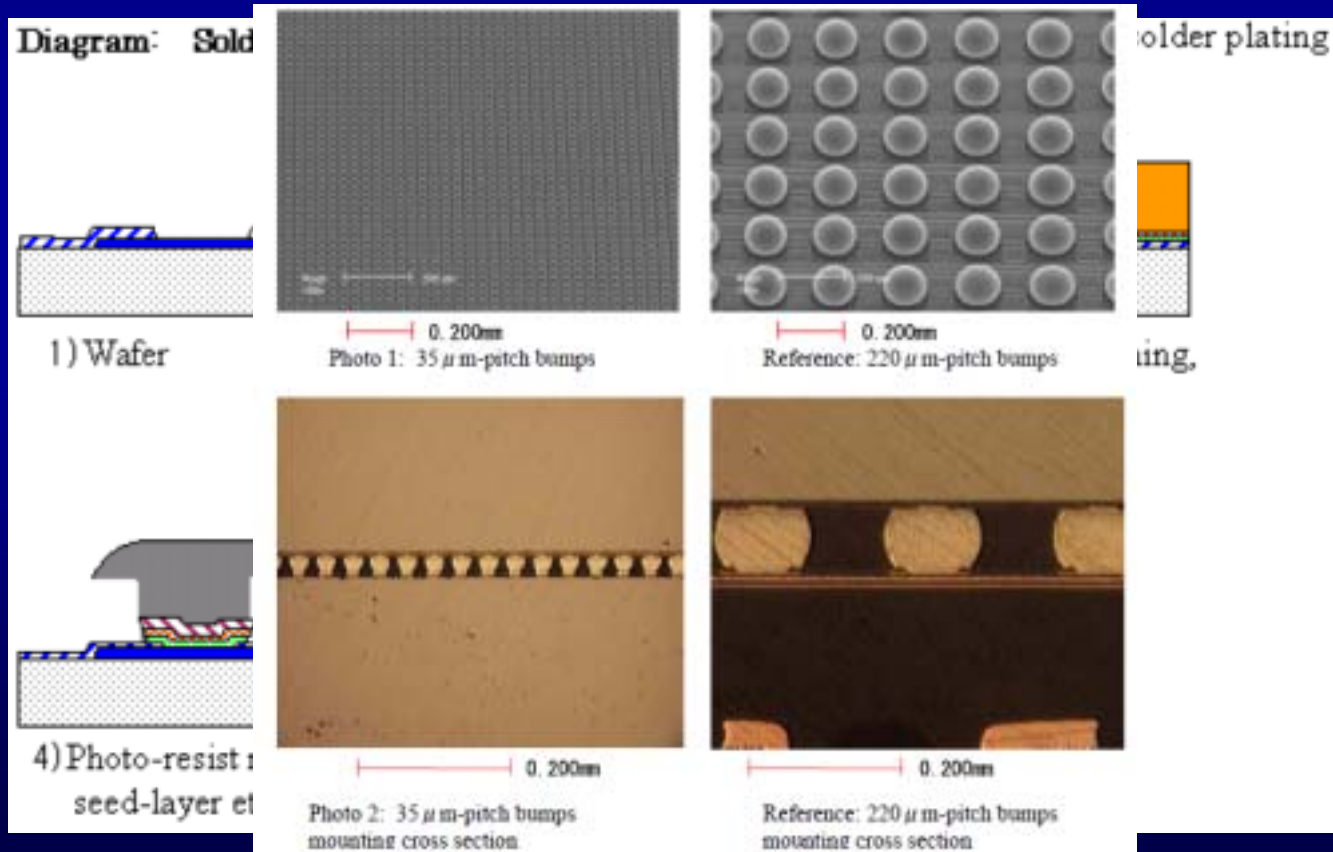
Silicon Pixel Sensor

- ・ **その他デザイン上の注意点**
 - **Wafer比抵抗の選択**
 - ・ Full depletion voltageとRadiation hardness
 - **Al/Passivation厚の調整**
 - ・ Bump-bondingプロセスに対応
 - **Guard ring (GR) のデザイン**
 - ・ Single-GR : 耐圧とエッジのdead spaceの兼ね合い (stave上でのセンサーエッジ間距離 $\sim 200\ \mu\text{m}$)
 - ・ Bump-bonding条件出し用のスネイク構造
 - **Wafer厚の反り・一様性**
 - **ダイシングライン表面状態**

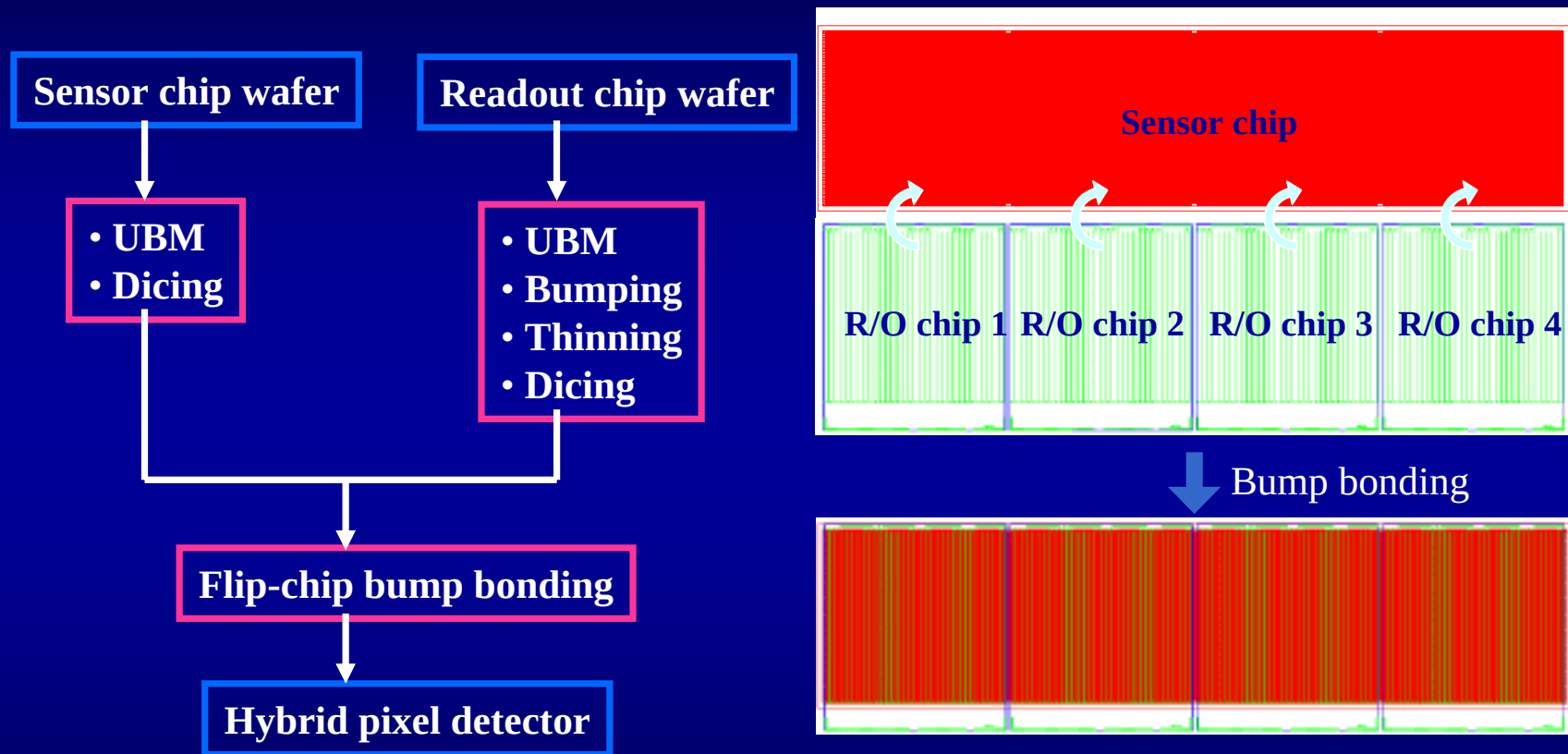
Fine-Pitch Solder Bump-Bonding

富士通SnAg半田プロセス (2003年12月プレスリリース)

- 35 μ m pitch SnAg半田 bump-bonding
- Pb free process (cf. ALICE/PHENIX : PbSn)



Hybrid Pixel Detector 製作工程



- Pixel sensor : 浜松ホトニクス
- R/O chip : CERN/IBM, ALICE1LHCB
- **Bump-bonding : 富士通SnAg半田プロセス**

Fine-Pitch Solder Bump-Bonding

- 8” R/O chip waferのbumping
 - 50 μm pitchのUBM形成とバンプ付け
 - Wafer2枚投入
 - プロセス後、全bump目視検査、bump高さ測定
 - 高yieldで成功
- Sensor wafer上のUBM形成とダイシング
- Bumping済みR/O chip wafer
 - Thinning : 750 μm $\rightarrow$ 150 μm
 - ダイシング
- Bump-bonding

まとめと展望

- 国内技術を使った hybrid pixel detector の開発
 - まずは、pixel sensor と fine-pitch bump-bonding から。
 - Pixel R/O chip 開発が必要不可欠。
- Hybrid pixel detector の展望
 - Fine-pitch bump-bonding ($<50\text{ }\mu\text{m}$) は、近い将来 (今でも) 問題にならない。
 - Sensor と R/O chip が分かれていることは良いこともある。
 - CERN RD50 等、rad-hard sensor material (MCz wafer等) も進展中。
 - 3D sensor への応用もある。
 - 今後も十分発展が期待できる。